

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-252406
 (43)Date of publication of application : 09.09.2004

(51)Int.Cl.

G09F 9/30
 G09F 9/00
 H05B 33/10
 H05B 33/14
 H05B 33/22
 H05B 33/24
 H05B 33/26

(21)Application number : 2003-196236

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 14.07.2003

(72)Inventor : KARASAWA YASUSHI
 NOJIMA SHIGEO
 NOZAWA RYOICHI

(30)Priority

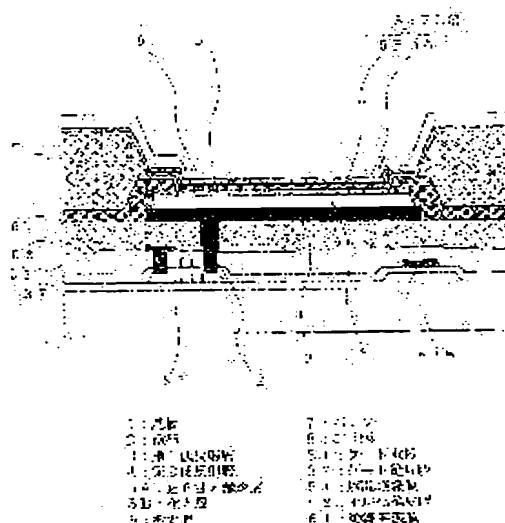
Priority number : 2002291164	Priority date : 03.10.2002	Priority country : JP
2002378850	27.12.2002	
2002378852	27.12.2002	JP
		JP

(54) DISPLAY PANEL, ELECTRONIC EQUIPMENT HAVING THE PANEL AND METHOD OF MANUFACTURING THE PANEL

(57)Abstract:

PROBLEM TO BE SOLVED: To increase the visibility in the open air.

SOLUTION: At least one of the surfaces of a display panel is made a display surface, and the surface is provided with at least a first reflection layer 3 and a second reflection layer 4 on a substrate 1. The layer 3 is formed to match every pixel and is made of titanium (Ti), titanium nitride or titanium-tungsten alloy. The layer 4 is deposited on the layer 3 by using indium tin oxide (ITO), indium zinc oxide or gallium zinc oxide as raw material.



LEGAL STATUS

[Date of request for examination]

08.02.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the

Searching PAJ

examiner's decision of rejection or application
converted registration]

[Date of final disposal for application]

[Patent number]

3705282

[Date of registration]

05.08.2005

[Number of appeal against examiner's decision of
rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

【特許請求の範囲】**【請求項 1】**

基板上に成層されたチタンの第 1 低反射層と、
該第 1 低反射層上に成層されたインジウム酸化錫の第 2 低反射層と、
該第 2 低反射層上に成層された発光素子と
を少なくとも備えたことを特徴とする表示パネル。

【請求項 2】

画素毎の電荷供給を制御する制御素子が設けられた基板と、
該基板上に前記画素毎に成層されたチタンの第 1 低反射層と、
該各第 1 低反射層上に成層されたインジウム酸化錫の第 2 低反射層と
前記第 2 低反射層上に成層された画素となる発光素子と
を少なくとも備えたことを特徴とする表示パネル。

10

【請求項 3】

画素毎の電荷供給を制御する制御素子が設けられた基板と、
該基板上に前記画素毎に成層されたチタンの第 1 低反射層と、
該各第 1 低反射層上に成層されたインジウム酸化錫の第 2 低反射層と、
前記各第 2 低反射層上に成層され、前記制御素子の制御によって供給される電荷に基づいて発光する、画素となる発光素子と、
該発光素子上に成膜され、前記第 2 低反射層から供給される電荷と反対の極性を有する電荷を前記発光素子に供給する導電膜と、
前記基板と対向し、前記導電膜上に表示面として設けられる封止部材と
を備えたことを特徴とする表示パネル。

20

【請求項 4】

前記第 2 低反射層の厚さを 60～100 nm となるように成層することを特徴とする請求項 1、2 又は 3 のいずれかに記載の表示パネル。

【請求項 5】

インジウム酸化錫の代わりに、インジウム酸化亜鉛、ガリウム酸化亜鉛又はインジウム酸化セリウムを材料として前記第 2 低反射層を成層することを特徴とする請求項 1、2 又は 3 のいずれかに記載の表示パネル。

30

【請求項 6】

インジウム酸化セリウムを前記導電膜の材料とすることを特徴とする請求項 3 記載の表示パネル。

【請求項 7】

触針式の段差測定装置で測定した前記第 2 低反射層の表面の算術平均粗さ R_a が 4 から 11 nm となるように成層することを特徴とする請求項 1、2 又は 3 のいずれかに記載の表示パネル。

【請求項 8】

チタンの代わりに、窒化チタンを材料として前記第 1 低反射層を成層することを特徴とする請求項 1、2 又は 3 のいずれかに記載の表示パネル。

40

【請求項 9】

チタンの代わりに、チタン・タングステン合金を材料として前記第 1 低反射層を成層することを特徴とする請求項 1、2 又は 3 のいずれかに記載の表示パネル。

【請求項 10】

少なくとも前記第 1 低反射層と前記第 2 低反射層との間に酸化チタン層を設けることを特徴とする請求項 1、2 又は 3 のいずれかに記載の表示パネル。

【請求項 11】

前記第 1 低反射層の厚さを 30～400 nm となるように成層することを特徴とする請求項 1、2 又は 3 のいずれかに記載の表示パネル。

【請求項 12】

前記第 2 低反射層となる ITO の厚さの範囲を 62～82 nm、前記導電膜となる ITO

50

の厚さの範囲を135～155 nmとし、さらに、前記発光素子を構成する発光層となる発光ポリマーを70～90 nm若しくは150～170 nm並びに正孔注入輸送層を80～100 nm若しくは170～190 nmのいずれかの厚さで構成することを特徴とする請求項3記載の表示パネル。

【請求項13】

前記基板と前記第1低反射層との間に平坦化膜を設けることを特徴とする請求項2又は3記載の表示パネル。

【請求項14】

前記第2低反射層上にさらにクロムの層を成層することを特徴とする1、2又は3のいずれかに記載の表示パネル。

10

【請求項15】

前記制御素子及び配線が形成する工程と、前記第1低反射層或は前記第2の低反射層を形成する工程とで、一部或は全ての工程を共用することを特徴とする請求項2又は3記載の表示パネル。

【請求項16】

下部の段差を緩和する機能を有する黒色層と、
該黒色層上に設けられた発光素子と
を少なくとも備えたことを特徴とする表示パネル。

【請求項17】

基板上へ成層した導電性を有する黒色層と、
該黒色層上に設けられた発光素子とを
少なくとも備えたことを特徴とする表示パネル。

20

【請求項18】

前記黒色層を炭素の同素体で成層することを特徴とする請求項17記載の表示パネル。

【請求項19】

基板上に前記発光素子への電荷供給を制御する制御素子を形成するとともに、前記基板上の表示部分以外の部分にペルチェ素子を形成することを特徴とする請求項16、17又は18のいずれかに記載の表示パネル。

【請求項20】

請求項1～19のいずれかに記載の表示パネルを備え、表示機能を行わせることを特徴とする電子機器。

30

【請求項21】

複数の画素を備える表示パネルの製造方法において、
チタンで構成される第1低反射層を、画素の位置毎に基板上に形成する工程と、
インジウム酸化錫の第2低反射層を、前記各第1低反射層の上に形成する工程と
を少なくとも有することを特徴とする表示パネルの製造方法。

【請求項22】

前記第1低反射層及び前記第2低反射層の成層は、スパッタ又は蒸着のいずれかによる方法で膜を形成した後に、各画素の位置だけに前記第1低反射層及び前記第2低反射層が残るようにパターニングすることを特徴とする請求項21記載の表示パネルの製造方法。

40

【請求項23】

前記第1低反射層及び前記第2低反射層の成層は、各画素の位置に合わせてあらかじめマスクを施した後に、スパッタ又は蒸着のいずれかによる方法で各画素の位置だけに、前記第1低反射層及び前記第2低反射層を成層することを特徴とする請求項21記載の表示パネルの製造方法。

【請求項24】

前記第2低反射層を成層した後に、前記画素となる位置に合わせて発光素子を形成する工程と、
前記第2低反射層側から供給される電荷と反対の極性を有する電荷を前記発光素子に供給する導電膜を前記発光素子上に成膜する工程と、

50

封止部材により封止を行う工程と
を備えたことを特徴とする請求項 2 1、2 2 又は 2 3 のいずれかに記載の表示パネルの製造方法。

【請求項 2 5】

基板に画素毎に表示制御をするための制御素子を形成する工程と、
前記基板の前記制御素子を形成した面側に黒色顔料を含む感光性樹脂を塗布して黒色膜を成膜する工程と、
画素の位置に合わせ、電荷供給のための貫通穴又は溝を前記黒色膜に形成する工程と
を少なくとも有することを特徴とする表示パネルの製造方法。

10

【請求項 2 6】

基板に画素毎に表示制御をするための制御素子を形成する工程と、
前記基板の前記制御素子を形成した面側に、各画素の位置に合わせて導電性を有する黒色層を成層する工程と
を少なくとも有することを特徴とする表示パネルの製造方法。

【請求項 2 7】

前記制御素子の能動領域はシリコンで形成されており、前記制御素子を形成する際には、
ペルチェ素子も前記基板上の表示部分以外の部分に形成することを特徴とする請求項 2 4
又は 2 5 記載の表示パネルの製造方法。

【請求項 2 8】

前記黒色層を成層する工程は、真空蒸着又はスパッタによる方法でグラファイトの前記黒
色層を成層することを特徴とする請求項 2 7 記載の表示パネルの製造方法。

20

【請求項 2 9】

前記黒色層を成層する工程は、化学的気相堆積による方法で、ダイヤモンドライクカーボ
ンの前記黒色層を成層することを特徴とする請求項 2 7 記載の表示パネルの製造方法。

【請求項 3 0】

前記黒色層を成層した後に、前記画素となる位置に合わせて発光素子を形成する工程と、
前記黒色層側から供給される電荷と反対の極性を有する電荷を前記発光素子に供給する導
電膜を前記発光素子上に成膜する工程と、
封止部材により封止を行う工程と
を備えたことを特徴とする請求項 2 5～2 9 のいずれかに記載の表示パネルの製造方法。

30

【請求項 3 1】

前記発光素子を形成する工程は、
前記発光素子となる高分子化合物の溶液が前記画素となる位置に溜まるように隔壁を形成
した後に、前記溶液を液滴吐出方式により前記画素となる位置に吐出し、定着させて形成
することを特徴とする請求項 2 4 又は 2 7 記載の表示パネルの製造方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は表示パネル等に関するものである。特に外部からの光が反射することによって低
くなる視認性を改善するためのものである。

40

【0 0 0 2】

【従来の技術】

近年、液晶表示装置（LCD）、有機電界発光素子（以下、有機EL素子という）を利用
した表示装置等の表示装置は、携帯電話機をはじめとしてコンピュータ、電子手帳、携帯
ゲーム機等といった様々な電子機器に利用されている。そのため、利用者は屋内において
装置の表示画面を見るだけでなく、屋外においても画面を見る機会が多くなっている。

【0 0 0 3】

この場合に問題になるのが、外部からの光が表示画面に入射する場合である。入射した光
は画面で反射されて視認されるが、通常、屋内よりも屋外の方がはるかに強い光が画面に
入射し、反射され、視認される。そのため、表示装置のコントラストが低下し、表示画面

50

が見にくくなる。

【0004】

ここで、以下、特に有機EL素子を利用した場合について考える。有機EL素子は、自己発光であるため視認性がよく、応答速度が速いので、その素子を利用した表示装置は動画を表示するために有望な装置である。ところが、現在の有機EL素子は、長寿命を確保した上で、高い輝度を得ることが難しいものである。そのため、屋外では外部からの光の影響による視認性の低下は避けられない。

【0005】

そこで、コントラストの向上を図るため、表示装置の封止用カバーの内面及び外面にTiO₂とSiO₂の積層膜等からなる反射防止膜を形成した構造の表示装置が提案されている（例えば特許文献1参照）。また、カバー表面に円偏光板を取り付け、外部からの光の反射を抑えた構造の表示装置が提案されている（例えば特許文献2参照）。また、反応性雰囲気又はCVDにより成層したTaO_x（酸化タンタル）を吸収層として光を吸収することで高コントラストを実現している（例えば特許文献3参照）。また、光吸収拡散性を有する電荷注入層を設けた構造の有機EL素子（例えば特許文献4参照）、黒色吸収体を底面側に形成した表示パネル（例えば特許文献5参照）や、黒色の多層膜を電極に用いた有機EL素子（例えば特許文献6参照）も提案されている。

【0006】

【特許文献1】

特開2001-230072号公報

【特許文献2】

特開平8-321381号公報

【特許文献3】

特許2901370号公報

【特許文献4】

特許2931229号公報

【特許文献5】

米国特許5986401号明細書

【特許文献6】

特開2003-17274号公報

【0007】

【発明が解決しようとする課題】

しかし、このような従来の表示装置の場合、例えば円偏光板のような高価な部材を表示装置に取り付けなければならないため、その分の費用、手間等が費やされる。したがってコストアップとなる。また、円偏光板のようなフィルタを取り付けることにより、有機EL素子が発光してもその光が外部に出力されず、実際上の輝度が小さくなって視認性が低下することになる。

【0008】

また、アルミニウム反射膜、酸化シリコンとアルミニウム膜及びアルミニウム半透過膜の3層膜により反射率を抑えるようにした表示装置が提案されている。しかし、この場合、構造が複雑で製造が難しい。更に、実際に陽極に用いる場合には、別に仕事関数の高い導電膜を成膜しなければならなくなる。

【0009】

そこで、本発明はこのような問題点を解決するためになされたものであり、屋外であっても視認性を高めることができ、しかも製造方法がより簡単な表示パネル等を得ることを目的とする。

【0010】

【課題を解決するための手段】

そのため、本発明に係る表示パネルは、電極上に成層されたチタンの第1低反射層と、第1低反射層上に成層されたインジウム酸化錫の第2低反射層と、第2低反射層上に成層さ

れた発光素子とを少なくとも備えたものである。

本発明においては、基板上にチタンからなる第1低反射層及びインジウム酸化錫からなる第2低反射層を備えることにより、発光素子を含めた各層及びその界面の相互作用により外部からの光の反射率を大幅に低減することが出来る。このため、屋外においても視認性を高めることができる。また、低反射のための基本構造が2層で実現できるため、製造も容易である。

【0011】

また、本発明に係る表示パネルは、画素毎の電荷供給を制御する制御素子が設けられた基板と、基板上に画素毎に成層されたチタンの第1低反射層と、各第1低反射層上に成層された、インジウム酸化錫の第2低反射層と第2低反射層上に成層され、供給される電荷に基づいて発光する、画素となる発光素子とを少なくとも備えたものである。 10

本発明においては、例えばTFT等のような制御素子が設けられた基板上に、チタンからなる第1低反射層及びインジウム酸化錫からなる第2低反射層を備えることにより発光素子を含めた各層及びその界面の相互作用により外部からの光の反射率を大幅に低減することが出来る。したがって、反射に対する寄与率の低い第1低反射層よりも基板側では、制御素子、配線等の配置の自由度を高くすることができる。

【0012】

また、本発明に係る表示パネルは、画素毎に表示制御のために電荷供給を制御する制御素子が設けられた基板と、基板上に画素毎に成層されたチタンの第1低反射層と、各第1低反射層上に成層されたインジウム酸化錫の第2低反射層と、各第2低反射層上に成層され、制御素子の制御によって供給される電荷に基づいて発光する発光素子と、発光素子上に成膜され、第2低反射層から供給される電荷と反対の極性を有する電荷を発光素子に供給する導電膜と、基板と対向し、導電膜上に表示面として設けられる封止部材とを備えたものである。 20

本発明においては、例えばTFT等のような制御素子が設けられた基板上に、チタンからなる第1低反射層、インジウム酸化錫からなる第2低反射層、発光素子、導電膜を積層し、封止部材を設ける。したがって、基板上において封止部材と接着する部分にも第2低反射層の成層時にインジウム酸化錫を成層しておくことで、インジウム酸化錫の粗面効果により、基板と封止部材との密着性を上げて接着剤を用いた場合の接着強度が上がり、水分、酸素の侵入をより確実に防止できる。 30

【0013】

また、本発明に係る表示パネルにおいて、第2低反射層の膜厚を60～100nmとなるように成層する。

本発明においては、第2低反射層の膜厚を60nmとした場合に、波長70nm付近の光の反射率を最小に出来る。また、第2低反射層の膜厚を100nmとした場合に100nm付近の光の反射率を最小に出来る。一般の屋外では、第2低反射層の膜厚を60～70nmとした場合に、特に良好な視認性が得られている。

【0014】

また、本発明に係る表示パネルは、インジウム酸化錫の代わりに、インジウム酸化亜鉛、ガリウム酸化亜鉛、インジウム酸化セリウム又はインジウム酸化セリウムを材料として第2低反射層を成層する。 40

本発明においては、インジウム酸化錫と同様の導電膜であるインジウム酸化亜鉛又はガリウム酸化亜鉛により第2低反射層を成層する。これらの材料は、ITOとは異なり、成膜工程において、酸素を含まない雰囲気中で成膜を行っても高い導電性が得られる。そのため、成膜中の酸素濃度に依存した特性のばらつきが少なく、製造上、高い再現性が得られる。また、安定性の高い材料のため、経時劣化も少ない。また、インジウム酸化セリウムは仕事関数が発光材料に電荷を注入するのに適しており、高い電荷の注入効率を得られる。また、インジウム酸化亜鉛は仕事関数が発光材料に電荷を注入するのに適しており、高い電荷の注入効率を得られ、しかも膜の内部応力が低いので基板及び発光層、電荷注入層、電荷輸送層との密着性が高く、発光素子の寿命の向上を図ることが出来る。 50

【0015】

また、本発明に係る表示パネルは、インジウム酸化セリウムを導電膜の材料とする。インジウム酸化セリウムは、酸素を含まない雰囲気中で成膜を行っても、高い導電性が得られるため、成膜時の発光層、電荷注入層、電荷輸送層等への影響を低く抑えることが出来る。このため、発光素子の寿命の向上を図ることが出来る。

【0016】

また、本発明に係る表示パネルは、触針式の段差測定装置で測定した第2低反射層の表面の算術平均粗さ R_a が4から11nmとなるように成層する。

本発明においては、第2低反射層の表面を結晶性化し、第2低反射層の表面の算術平均粗さ R_a が4から11nmとなるように成層し、平滑にしない。第2低反射層の表面を平滑にしないことにより、更なる反射率の低減を図ることが出来る。これは、第2低反射層の局所的な膜厚がばらつくことにより、様々な波長の光において第1低反射層、発光素子等の各層及び各層間の相互作用が働く様になったためと考えることが出来る。ここで、表面が粗すぎるとショートし、平滑すぎると十分な効果が得られないので、基板を含めた R_a が10~100nmとなるようにする。

【0017】

また、本発明に係る表示パネルは、チタンの代わりに、窒化チタンを材料として第1低反射層を成層する。

本発明においては、可視光での吸収効果が高い窒化チタンを材料とすることにより、外部から入射する光の反射率をより低減することができる。

【0018】

また、本発明に係る表示パネルは、チタンの代わりに、チタン・タングステン合金を材料として第1低反射層を成層する。

本発明においては、可視光での吸収効果が高いチタン・タングステンの合金を材料とすることにより、外部から入射する光の反射率をより低減することができる。

【0019】

また、本発明に係る表示パネルは、少なくとも第1低反射層と前記第2低反射層との間に酸化チタン層を設ける。

本発明においては、第1低反射層と第2低反射層との間に所定の波長の光に対する吸収有する酸化チタンの層を設ける。したがって、所定の波長の光に対し、更に反射率の低減を図ることができる。

【0020】

また、本発明に係る表示パネルは、第1低反射層の厚さを30~400nmとなるように成層する。

本発明においては、第1低反射層を30nm以下とした場合には、反射率が高くなり、400nm以上とした場合には膜の内部応力が発生し易く、基板の反りや膜の剥離の原因となったり、素子を破壊する可能性がある。また、加工も難しくなる。

【0021】

また、本発明に係る表示パネルは、第2低反射層となるITOの厚さの範囲を62~82nm、導電膜となるITOの厚さの範囲を135~155nmとし、さらに、発光素子を構成する発光層となる発光ポリマーを70~90nm若しくは150~170nm並びに正孔注入輸送層を80~100nm若しくは170~190nmのいずれかの厚さで構成する。

本発明においては、発光素子の発光特性を低下させることなく、反射率を低減することが出来る。このため、外からの光が入射した場合のコントラストを向上し、視認性を高めることが出来る。

【0022】

また、本発明に係る表示パネルは、基板と第1低反射層との間に、平坦化膜を設ける。

本発明においては、平坦化膜の働きにより、駆動素子、配線等による段差による影響が緩和され、第1低反射層及び第2低反射層の成膜時の特性の再現性が向上し、また、パター

ンの形成が容易に行える様になる。更に基板上の段差が緩和されることで、封止機能の向上を図り、断線等による画素間の特性のばらつきを低減することができる。

【0023】

また、本発明に係る表示パネルは、第2低反射層上にさらにクロムの層を成層するものである。

本発明においては、第2低反射層の上にさらにクロムの層を成層することにより、低反射層を、正孔注入層としても機能させ、正孔の注入効率を向上させることができる。

【0024】

また、本発明に係る表示パネルは前記制御素子及び配線を形成する工程と、第1低反射層或は第2低反射層を形成する工程とで、一部或は全ての工程を共用するものである。

本発明においては、制御素子を含めた他の回路等の形成と、第1低反射層或は第2低反射層の成層を同材料で連続或は混在した工程で進行することができ、設備を共有することができる。このため、効率的に製造することが可能であり、素子の微細化、高密度化に対応することも出来る。表示パネルの高機能化、高精細化を図った場合でもコストの増加を抑えることができる。

【0025】

また、本発明に係る表示パネルは、下部の段差を緩和する機能を有する黒色層と、該黒色層上に設けられた発光素子とを少なくとも備えたものである。

本発明においては、例えばスピコーティング等の方法で基板上に黒色の層を成層する。この黒色層により外部からの光を吸収することによって反射率の低減を図ったものである。スピコーティングによって黒色層を成層することにより、下部の制御素子、配線等による段差を緩和することが出来る。このため、例えば、有機EL表示パネルのように有機発光素子をこの黒色層上に形成する場合も、発光層の膜厚の均一性の向上を図ることが可能で、発光の面内均一性を向上することができる。

【0026】

また、本発明に係る表示パネルは、基板上へ成層した導電性を有する黒色層と、該黒色層上に成層され、供給される電荷に基づいて発光する発光素子とを少なくとも備えたものである。

本発明においては、例えば導電性を有する樹脂に、黒色の染料を加えたもの或はカーボンブラック等を分散させたもの等のような導電性を有する黒色層を各画素の位置に合わせて成層する。したがって、黒色層には外部からの光を吸収する効果に加え、電荷を供給するための電極を兼用させることができるので、あらためて電極を形成する必要がなくなる。

【0027】

また、本発明に係る表示パネルは、黒色層を炭素の同素体で成層する。

本発明においては、グラファイト、ダイヤモンドライクカーボン、アモルファスカーボン等のような炭素の同素体で黒色層を成層する。したがって、黒色層には外部からの光を吸収する効果に加え、電荷を供給するための電極を兼用させることができるので、あらためて電極を形成する必要がなくなる。更に、黒色層に高い導電性が得られるため、発光素子の特性の低下を抑えることが可能である。

【0028】

また、本発明に係る表示パネルは、基板上に発光素子への電荷供給を制御する制御素子を形成するとともに、基板上の表示部分以外の部分にペルチェ素子を形成する。

本発明においては、吸収された光により発生した熱をパネルから逃がすために、ペルチェ素子と制御素子とを共通の工程を用いて形成する。制御素子の能動領域となる、多結晶或は微結晶或はアモルファスシリコン層を、ペルチェ素子の一部として用いることも可能である。したがって、例えば有機ELを用いた表示装置の場合、有機EL素子の温度上昇を防ぎ、実際上の発光寿命の向上を図ることができる。また、ペルチェ素子を基板上に一体形成することにより、コストの低減及び全体としての小型化を図ることができる。

【0029】

また、本発明に係る電子機器は、上述に記載の表示パネルを備え、表示機能を行わせる。

本発明においては、携帯電話機、デジタルカメラ等の電子機器の表示部分に本発明の表示パネルを用いる。これにより、外部からの光の反射を抑え、視認性を高めることができる。したがって、屋外で用いる場合には特に有効である。

【0030】

また、本発明に係る表示パネルの製造方法は、複数の画素を備える表示パネルの製造方法において、チタンで構成される第1低反射層を、画素の位置毎に基板上に形成する工程と、インジウム酸化錫の第2低反射層を、各第1低反射層の上に形成する工程とを少なくとも有するものである。

本発明においては、電極上にチタンからなる第1低反射層及びインジウム酸化錫からなる第2低反射層を成層、発光素子を含めた各層及びその界面の相互作用により外部からの光の反射率を大幅に低減することが出来る。このため、屋外においても視認性を高めることができる。また、低反射のための基本構造が2層で実現できるため、製造も容易である。

【0031】

また、本発明に係る表示パネルの製造方法において、第1低反射層及び第2低反射層の成層は、スパッタ又は蒸着のいずれかによる方法で膜を形成した後に、各画素の位置だけに第1低反射層及び第2低反射層が残るようにパターニングすることで形成するものである。

本発明においては、スパッタ又は蒸着により、第1の低反射層或は第2の低反射層を成膜後、レジストにより所定のパターンを形成し、ウェットエッチングまたはドライエッチングを行い、各画素の位置に第1低反射層及び第2低反射層を形成する。このような製造方法を用いることで、高い精度でパターンを形成することが可能であり、表示パネルの高機能化、高精細化が容易になる。

【0032】

また、本発明に係る表示パネルの製造方法において、第1低反射層及び第2低反射層の成層は、各画素の位置に合わせてあらかじめマスクを施した後に、スパッタ又は蒸着のいずれかによる方法で各画素の位置だけに、第1低反射層及び第2低反射層を成層するものである。

本発明においては、第1低反射層及び第2低反射層を成層する位置に開口部を設けたマスクを、基板に密着させた状態で、スパッタ又は蒸着を行い、所定の位置に第1低反射層及び第2低反射層を形成する。このため、エッチング工程が不要で有り、下地となる層、制御素子、配線等にダメージを与えることなく形成できる。

【0033】

また、本発明に係る表示パネルの製造方法は、第2低反射層を成層した後に、画素となる位置に合わせて発光素子を形成する工程と、第2低反射層側から供給される電荷と反対の極性を有する電荷を発光素子に供給する導電膜を発光素子上に成膜する工程と、表示面となる透明部材により封止を行う工程とをさらに有するものである。

本発明においては、第1低反射層の上に、例えば有機EL等の発光素子、導電膜及び封止部材を形成する。したがって、基板上において封止部材と接着する部分にも第2低反射層の成層時に第2低反射層となるインジウム酸化錫を成層しておくことで、インジウム酸化錫の粗面効果により、接着による基板と封止部材との密着性を上げることができ、水分、酸素の侵入をより確実に防止できる。

【0034】

また、本発明に係る表示パネルの製造方法は、基板の表示面と反対の面に画素毎に表示制御をするための制御素子を形成する工程と、制御素子を形成した面側に黒色顔料を含む感光性樹脂を塗布して黒色膜を成膜する工程と、画素の位置に合わせ、電荷供給のための貫通穴又は溝を黒色膜に形成する工程とを少なくとも有するものである。

本発明においては、基板上に成膜したシリコンに制御素子を形成し、その面に黒色顔料を含む感光性樹脂を例えばスピニング等により塗布して黒色膜を成膜し、その膜に貫通穴、溝を画素位置に基づいて形成する。したがって、黒色層が外部からの光を吸収す

ることによって反射される光を少なくし、反射率を低減させるようにしたものである。また、スピンコーティングによって黒色層を成層することに依り、下部の制御素子、配線等による段差を緩和することが出来る。このため、例えば有機EL表示パネルのように有機発光素子をこの黒色層に形成する場合も、発光層の膜厚の均一性を向上することが可能で、発光の均一性を向上することができる。また、貫通穴又は溝により、制御素子により電化供給を制御する電極と発光素子とを直接接続することができる。

【0035】

また、本発明に係る表示パネルの製造方法は、基板の表示面と反対の側になる面に画素毎に表示制御をするための制御素子を形成する工程と、制御素子を形成した面側に、各画素の位置に合わせて導電性を有する黒色層を成層する工程とを少なくとも有するものである 10

。本発明においては、例えば導電性を有する樹脂に、黒色の染料を加えたもの或はカーボンブラック等を分散させたもの等のような導電性を有する黒色層を各画素の位置に合わせて成層する。したがって、黒色層には外部からの光を吸収する効果に加え、電荷を供給するための電極を兼用させることができるので、あらためて電極を形成する必要がなくなる。

【0036】

また、本発明に係る表示パネルの製造方法において、制御素子の能動領域はシリコンで形成されており、前記制御素子を形成する際には、ペルチェ素子も基板上の表示部分以外の部分に形成するようにする。

本発明においては、吸収された外部からの光により発生した熱をパネルから逃がすために、ペルチェ素子を制御素子とを共通の工程を用いて形成する。制御素子の能動領域となる、多結晶或は微結晶或はアモルファスシリコン層を、ペルチェ素子の一部として用いることも可能である。したがって、例えば有機ELを用いた表示装置の場合、有機EL素子の温度上昇を防ぎ、実際上の発光寿命の向上を図ることができる。 20

【0037】

また、本発明に係る表示パネルの製造方法において、黒色層を成層する工程は、真空蒸着又はスパッタによる方法でグラファイトの黒色層を成層するものである。

本発明においては、真空蒸着又はスパッタによる方法でグラファイトの黒色層を成層する。したがって、黒色層には外部からの光を吸収する効果に加え、電荷を供給するための電極を兼用させることが出来るので、あらためて電極を形成する必要がなくなる。更に、黒色層に高い導電性が得られるため、発光素子の特性の低下を抑えることが可能である。 30

【0038】

また、本発明に係る表示パネルの製造方法において、黒色層を成層する工程は、化学的気相堆積による方法で、ダイヤモンドライクカーボンの黒色層を成層するものである。

本発明においては、化学的気相堆積による方法で、ダイヤモンドライクカーボンの黒色層を成層する。したがって、黒色層には外部からの光を吸収する効果に加え、電荷を供給するための電極を兼用させることが出来るので、あらためて電極を形成する必要がなくなる。更に、黒色層に高い導電性が得られるため、発光素子の特性の低下を抑えることが可能である。ダイヤモンドライクカーボンは硬く、取扱時に傷が付きにくい。そのため、信頼性が上がり、歩留まりも向上する。 40

【0039】

また、本発明に係る表示パネルの製造方法は、黒色層を成層した後に、画素となる位置に合わせて発光素子を形成する工程と、黒色層側から供給される電荷と反対の極性を有する電荷を発光素子に供給する導電膜を発光素子上に成膜する工程と、封止部材により封止を行う工程とを備えたものである。

本発明においては、黒色層の上に、例えば有機EL等の発光素子、導電膜及び封止部材を形成する。したがって、黒色層の凹凸吸収機能によって封止部材が密着よく接合できるため、信頼性が高く、効果的に反射を抑え、かつ、屋外においても表示画面の視認性を高めることができる。

【0040】

また、本発明に係る表示パネルの製造方法において、発光素子を形成する工程は、発光素子となる高分子化合物の溶液が画素となる位置に溜まるように隔壁を形成した後に、溶液を液滴吐出方式により画素となる位置に吐出し、定着させて形成するものである。本発明においては、発光素子の形成に際し、液滴吐出方式（インクジェット方式）を用いて行う場合には、画素となる位置に溶液が溜まるようにするために、隔壁を形成した後に、発光素子となる高分子化合物の溶液を吐出し、定着させて、発光素子を形成する。したがって、液滴吐出方式により、無駄なく、簡便に発光素子を形成することができる。この隔壁は、例えば、真空蒸着等の方法で発光素子を形成する場合にも有効である。

【0041】

【発明の実施の形態】

実施の形態1.

図1は本発明の第1の実施の形態に係る表示パネルの構成を表すための一部の断面図である。図1において1は基板である。本実施の形態では、基板1には制御素子（駆動素子）となる薄膜トランジスタ（以下、TFT（Thin Film Transistor）という）が設けられている（図1では後述する第2のTFT30しか示していない）。

【0042】

図2は表示パネルを構成する1つの画素を示す平面図である。図2は、主に第2低反射層4（第1低反射層3）と基板との間に設けられた素子を示している。第1のTFT20は、そのゲート電極に走査線gateを介して走査信号が供給されている。保持容量capは、第1のTFT20を介してデータ線sigから供給される画像信号を保持する様に構成されている。第2のTFT30には、保持容量capによって保持された画像信号がゲート電極31に供給されている。

【0043】

第1のTFT20及び第2のTFT30は島状の半導体膜に形成されている。第1のTFT20はゲート電極21が走査線gateの一部として構成され、走査信号が供給される。第1のTFT20のソース・ドレイン領域の一方には層間絶縁膜51のスルーホールを介してデータ線sigが電氣的に接続され、他方には、ドレイン電極22が電氣的に接続されている。ドレイン電極22は第2のTFT30のゲート電極31が層間絶縁膜51のスルーホールを介して電氣的に接続されている。第2のTFT30はそのソース・ドレイン領域の一方において層間絶縁膜51のスルーホールを介してデータ線sigと同時形成された電極2と電氣的に接続されている。電極2は、さらに平坦化絶縁膜52のスルーホールを介して第1低反射層3、第2低反射層4、EL層5と電氣的に接続されている。

【0044】

第2のTFT30はそのソース・ドレイン領域のもう一方に層間絶縁膜51のスルーホールを介して共通給電線comが電氣的に接続されている。共通給電線comの延設部分39は、第2のTFT30のゲート電極31の延設部分36に対して、層間絶縁膜51を誘電体膜として挟んで対向し、保持容量capを構成している。なお、保持容量capについては共通給電線comとの間に形成した上記構造の他、走査線gateと並列に形成した容量線との間に形成してもよい。また、第1のTFT20のドレイン領域と第2のTFT30のゲート電極31とを利用して保持容量capを構成してもよい。ここでは、各画素の発光を制御する素子としてTFT（第1のTFT20、第2のTFT30）を用いるが、これに限定されるものではなく、他の制御素子を用いるようにしてもよい。また、本実施の形態では、基板1としてアルカリガラスを用いることとする。

【0045】

2はEL層5に正孔又は電子（電荷）を注入（供給）するための電極である。電極2は例えばアルミニウム（Al）、マグネシウム（Mg）等の金属を材料として構成している。ただし、これに限定するものではなく、例えば酸化錫を不純物としてドーピングした酸化インジウム膜である透明のITO（Indium Tin Oxide：インジウム酸化錫）を用いてもよい。また、ITOの代わりに、例えばIZO（インジウム酸化亜鉛）、GZO（ガリウム酸化亜鉛）、ICO（InCeO：インジウム酸化セリウム）を用いてもよい。

い。なお、本実施の形態では、電極2側を陽極とし、後述する導電膜6側を陰極とする。

【0046】

3は第1低反射層である。本実施の形態では第1低反射層3の材料として純チタン（以下、Ti）を用いるものとする。ただし、窒化チタン（TiN）やチタン・タングステンの合金（TiW）を用いるようにしてもよい。また、第1低反射層と第2低反射層の間に酸化チタン（TiO₂、Ti₂O₃、Ti₂O₅も含む）の層を用いるようにしてもよい。これは、TiO₂がそれぞれ固有に有する色によって特定の波長領域の、反射率を低減させることができるからである。本実施の形態では、第2低反射層4として前述したITO（又はIZO、GZO、ICO）を用いるものとする。本実施の形態において、第1低反射層3及び第2低反射層4は実際には発光素子の電極も兼ねている。また、第1低反射層3であるTiを電極2として用いることもできる。 10

【0047】

5は有機EL素子（発光素子）を構成するEL層である。本実施の形態ではEL層5を、例えばチオフェン系導電性高分子からなる正孔注入（輸送）層5A及び発光ポリマー（LEP）の発光層5Bで構成する。EL層5の構造は、他にも、正孔（電子）注入層と輸送層とを区別した構造、電子注入層、正孔（ホール）注入層、発光層の3層で構成した構造、異なる構成でEL層5が成層されている構造を用いても良い。また、ITO等の第2低反射層4が正孔注入層を兼ね、チオフェン系導電性高分子は正孔輸送層の機能を有するものとしても良い。6はEL層5に正孔又は電子を注入（供給）するための他方の電極となる導電膜である。本実施の形態では導電膜6として第2低反射層4と同じく、可視光領域で透明なITO（又はIZO、GZO、ICO）を用いることとする。ここで、ITOは仕事関数の数値が比較的高いので、このような場合には、EL層5の電子注入層の界面層に、例えば、BCP（バソックブロイン）にセシウム（Cs）を添加したものやマグネシウム（Mg）と銀（Ag）を蒸着したものをを用いるようにして、電子が注入されやすいようにする。また、表示パネルの各画素のEL層5の発光制御（電荷供給制御）は、各々の画素に設けられたTFT（第1のTFT20、第2のTFT30）により、各画素のEL層5に対応する電極2を介して行われるので、導電膜6は各画素のEL層5に対して別々に設ける必要はない。また、ICOは仕事関数の上で電子を注入し易く、また、ITOに比べるとシート抵抗が低いので、表示パネル全体の電荷供給を低電圧で行うことができる。 20 30

【0048】

7は例えばインクジェットプリンタ等に用いられる液滴吐出方式により高分子有機化合物のEL層5を形成する場合に、いわゆる堰（隔壁）としてEL層5を形成する領域に溶液を溜める囲いとなるバンクである。バンク7は、例えばポリイミド、アクリル等、フォトリソグラフィ法でパターン形成できる感光性の有機材料で構成される。8は封止部材となる封止膜である。封止膜8は、例えば窒化シリコン（SiN）、ITO等を材料とする。有機EL素子は、水分、酸素等に触れると、発光寿命が短くなるため、封止膜8は、EL層5に水分、酸素等が浸入するのを防止するために設けられる。

【0049】

本実施の形態の表示パネルは、EL層5よりも下部の層である陽極部分に第1低反射層3と第2低反射層4の2層の層を用いて、各層及びその界面の相互作用により低反射化したものである。これにより、構造及び製造が簡単な上に、外部からの光の反射を抑えることができ、屋外でも視認性を高めた表示パネルを得ることができる。 40

【0050】

次に本実施の形態の表示パネルを製造する方法について説明する。まず、基板1に、例えばプラズマCVD法により厚さが約30～70nmのアモルファスのシリコンからなる半導体膜を成膜する。次にアモルファスのシリコン膜からなる半導体膜に、固相結晶成長法、レーザアニール等の結晶化工程を行い、多結晶シリコン膜とする。次に、半導体膜をパターンニングして島状とし、その表面に厚さが約60～150nmのシリコン酸化膜又はシリコン窒化膜からなるゲート絶縁膜37を形成する。 50

【0051】

次に、チタン (Ti)、タングステン (W) 等の金属膜からなる導電膜をスパッタ法により形成した後パターンニングし、ゲート電極 21、31 及びゲート電極 31 の延設部分 36 を形成する。また、走査線 gate も形成する。

【0052】

この状態で、高濃度のリンイオンをドーブし、ゲート電極に対して自己整合的にソース・ドレイン領域を形成する。次に層間絶縁膜 51 を形成した後、各スルーホールを形成し、データ線 sig、ドレイン電極 22、共通給電線 com、共通給電線 com の延設部分 39 及び電極 2 (ここでは一部) を形成する。その結果、第 1 の TFT 20、第 2 の TFT 30 及び保持容量 cap が形成される。ここでは特に示さないが、表示部分以外の部分に駆動回路等、他の回路を同時に形成しても良い。

【0053】

そして、第 1 低反射層 3 等を成層する前に、制御素子形成により生じた段差による影響を低減するため、平坦化絶縁膜 52 を形成する。ここで、平坦化絶縁膜 52 は例えばポリイミドやアクリルをスピコート法によって塗布することにより成膜する。そして、この平坦化層間絶縁膜 52 の電極 2 と第 2 の TFT 30 との接続部に相当する部分にスルーホールを形成する。次に表面全体に電極 2 となる導電膜を成膜した後、パターンニングして、第 1 の低反射層 3 と第 2 の TFT 30 のソース・ドレイン領域を接続する。なお、ここではスピコート法により平坦化絶縁膜 52 を形成したが、例えばシリコン酸化膜、シリコン窒化膜等を CVD 法によって成膜した後に、アクリルやレジスト等をスピコート法によって成膜し、エッチバックを施して平坦にするようにしてもよい。

【0054】

図 3 は第 1 低反射層 3 であるチタンの厚さ、スパッタ時の圧力と反射率との関係を表す図である。図 3 は入射角度が 20° における反射率を表している。また、図 4 は第 1 低反射層 3 である Ti の膜厚、スパッタ時の圧力と最大反射率との関係を表す図である。ここで最大反射率とは、可視光領域 ($400 \sim 700 \text{ nm}$) における反射率の最大値のことである。一般的に最大反射率が低いと可視光領域全般について反射が低いということが考えられる。図 3 及び図 4 によれば、反射率は Ti (第 1 低反射層 3) の厚さ、スパッタ時の圧力にも依存することになる。

【0055】

基板 1 上に制御素子及び電極 2 を形成すると、次に直流マグネトロン方式のスパッタ法により、第 1 低反射層 3 となる Ti の薄層を成層する。本実施の形態では、例えば、アルゴン雰囲気中で圧力を 0.3 Pa 、電力を 500 W として成膜を行った。本実施の形態では直流マグネトロン方式のスパッタ法を用いているが、その方法はスパッタ法に限定されるものではなく、イオンビーム蒸着法等を用いても良い。ここで、第 1 低反射層 3 の厚さは、 $30 \text{ nm} \sim 400 \text{ nm}$ の範囲で成層するようにする。膜厚が 30 nm 以下の場合には反射率が高くなり、 400 nm 以上の場合には内部応力が発生し易く、基板の反りや膜の剥離の原因となったり、素子を破壊する可能性がある。また、加工も難しくなる。

【0056】

図 5 は第 2 低反射層 4 の層厚と反射率との関係を表す図である。図 5 は第 2 低反射層 4 の層厚が 116 nm の場合と 78 nm の場合について記載している。第 1 低反射層 3 と同様にして、直流マグネトロン方式のスパッタ法により第 2 低反射層 4 となる ITO の薄層を成層する。本実施の形態では、スパッタ圧力を 0.3 Pa 、電力を 100 W とした。また、アルゴンガスと酸素ガスの流量比を $100:1$ とし、4 インチサイズのターゲットでスパッタした。ここで、図 5 のように層厚が変わることにより反射率の波長依存性が変化する。第 2 低反射層 4 の層厚を $60 \sim 100 \text{ nm}$ とすると全波長領域で低い反射率が得られる。特に 80 nm 以下とした場合には、外部から入射する光で影響の大きい $450 \sim 500 \text{ nm}$ の光の反射率が減少する。

【0057】

ここで、第 2 低反射層 4 を、高温でスパッタして結晶化させることにより表面を平滑にな

らない様にする。この第2低反射層4の表面は、例えば触針式の段差測定装置で計測した時の算術平均粗さRaが4から11nmとなるように成層する。また、基板1、第2低反射層4を含む算術平均粗さRaが10~100nmとなるようにする。これにより、更なる反射率の低減を図ることができる。所望の箇所だけに第1低反射層3と第2低反射層4とを残すため、感光性樹脂を塗布し、フォトリソグラフィ法によりパターンを形成する。そして、この感光性樹脂をマスクとして第2低反射層4(ITO)を王水でエッチングする。さらに、第1低反射層3(Ti)は、フッ酸とフッ化アンモニウムとの比が1:6の緩衝フッ酸液(BHF)でエッチングする。ここでは、第1低反射層3と第2低反射層4とは各EL層5を成層する領域よりも広い領域で残すようにする。つまり、バンク7が形成される下部の領域まで伸長させ、各第1低反射層3、第2低反射層4の間隔(隙間)をできるだけ狭くしておくようにする。これにより第1低反射層よりも基板よりの層及び基板裏面からの反射に起因する視認性の低下を抑制できる。なお、現在、フォトリソグラフィ法によりパターンニングする際、隙間の最小値は加工する層の厚さにほぼ一致する値となっており、例えば、第1低反射層3と第2低反射層4の2層の合計厚さが0.1μmであれば、隙間の最小値はほぼ0.1μmとなる。ここで、第1低反射層3と第2低反射層4の成層工程については、例えばマスク蒸着法により、所望の箇所だけに成層するようにしてもよい。マスク蒸着は、所望の場所に開口部を設けた例えばステンレススチール製の厚さ40~100μm程度のマスクを基板に密着させた状態で、真空蒸着を行いパターンを形成する方法である。また、クロム(Cr:仕事関数4.5eV)を第2低反射層4の上にさらに成層してもよい。

【0058】

次に平坦化絶縁膜52の表面にPECVD法等で無機材料からなる膜を形成し、バンク7が形成される領域及び第2低反射層4の周縁部分の領域を残したパターンニングを行い、絶縁保護膜61を形成する。絶縁保護膜61の厚さは、例えば、発光層5を0.05μm~0.2μmの厚みに形成するなら、絶縁保護膜61は0.2μm~1.0μm程度の厚みに形成する。

【0059】

そして、走査線gate及びデータ線sigに沿って有機材料のバンク7を形成する。バンク7は、液滴吐出方式により成膜する場合に、材料となる有機化合物を含む液体が、隣に溢れ出さないための堰となる部分であるため、例えば、発光層5を0.05μm~0.2μmの厚みで形成するなら、1μm~2μm程度の高さに形成する。バンクの形成は例えばフォトリソグラフィ法、印刷法等、その他の任意の方法で行うことができる。

【0060】

バンク7により区画された領域に対し、液滴吐出(インクジェット)方式により高分子有機化合物を含む溶液を吐出し、EL層5(正孔注入輸送層5A及び発光層5B)を成層する。EL層5は、有機化合物材料を含む液体の充填と乾燥を層毎に繰り返す。発光層5Bの具体例として、赤色発光層材料としては、上記PPV前駆体をインク化したものにローダミン、ベリレン等の色素をドーブしたもの、あるいはPPV前駆体(MHE-PPV)をインク化したものを用いる。青色発光層のための材料としては、ポリフルオレン誘導体をキシレン等の芳香族系溶媒に溶解しインク化したものを用いる。ついで、PPV前駆体溶液(PPV前駆体溶液をDMF希釈し、インク化したもの)の場合は、減圧下で溶媒を除去し、摂氏150度の加熱処理により共役化させて定着させる。あるいは、各画素に共通して用いることができる材料に関しては、スピンコート法、ディップ法等を用いてEL層5の各層を成層してもよい。また、EL層5の有機EL素子を低分子有機化合物で構成する場合には、EL層5を成層する領域を残して、他の領域をマスクした上で、各層の有機化合物を蒸着させることにより成層してもよい。なお、導電膜6からの電子注入効率をよくするために、例えば、マグネシウム/銀(Mg/Ag)からなる電子注入層を蒸着法等で成層する場合もある。EL層5が成層されたら、蒸着法を用いて少なくとも表示部分となる個所の全面にITOの導電膜6を成膜する。

【0061】

ここで、第1低反射層3がチタン（酸化チタンも含む）の場合、反射率を低減するには、正孔注入輸送層5A、発光層5B（LEP）及び導電膜6（ITO）のそれぞれの厚さの組み合わせを、以下の表1のように成層することが好ましい。

【0062】

【表1】

	導電膜6 (ITO)	発光層5B (LEP)	正孔輸送注入層5A (PEDOT)	第2反射層4 (ITO)
(1)	145±10	80±10	90±10	72±10
(2)	145±10	160±10	90±10	72±10
(3)	145±10	80±10	180±10	72±10
(4)	145±10	160±10	180±10	72±10

単位：nm

【0063】

そして、導電膜6の上に、透明な樹脂又は薄層による封止膜8を装置全体に形成する。これにより、水分、空気等に触れることにより性質が変化し、発光寿命が短くなってしまうEL層5（有機EL素子）を保護する。封止膜8としては、例えばSiON（窒酸化シリコン）やMgO（酸化マグネシウム）を可視光を透過するような膜厚で蒸着法を用いて成膜した後、例えばポリビニルフロライド等の高分子フィルムを接着剤で接着したり、熱を用いて融着させたりする。また、後述するような透明基板で表示部分を覆うこともできる。

【0064】

図6は第1低反射層3及び第2低反射層4を成層した場合の波長毎の反射率及び光入射角との関係を表す図である。図6（a）は第1低反射層3となるチタンをスパッタし、第2低反射層4を室温（Room Temperature）でスパッタした78nmのITOとしたものである。図6（b）は同条件でスパッタした後、280℃で1時間、大気中で処理したものである。また、図6（c）は第1低反射層3である純チタンだけをスパッタしたものである。そして、図6（d）はAl、ITO、Alの3層の層で構成したものである。ここで、図6（d）については、ITOの層厚等の条件を図6（a）の場合と同じようにしている。そのため、効果が最大に発揮された反射率とはいえない可能性があるが参考に示している。

【0065】

図7は第1低反射層3をTi、第2低反射層4をICOで成層した場合の波長毎の反射率及び光入射角との関係を表す図である。図7（a）は第2低反射層4となるICOを38nmで成層したものである。また、図7（b）は第2低反射層4となるICOを76nmで成層したものである。ICOは酸化セリウムを20at%（原子（分子）数の割合（比率））含むインジウム酸化セリウムをターゲットとしてスパッタ法により成膜したものである。厚さにより、反射率を低減できる層及びその光入射角には差があるが、どちらの場合も視感度の高い500nm付近の反射率を低減させていることがわかる。また、図6、図7によれば、第1低反射層3をTiで構成した場合の方が反射率が低い傾向に有ることがわかる。

【0066】

以上のように第1の実施の形態によれば、第1低反射層3、第2低反射層4及びEL層5各層及びそれらの界面の相互作用により、効果的に反射率を低減することが出来る。そのため、屋外においても表示パネルに表示された画面の視認性を高めることができる。これは、特に自己発光であり、有機EL素子を用いた表示パネル（表示装置）に有効である。また、第1低反射層3としてTi、TiN又はTiWを用い、また第2低反射層4としてITO膜を用いるようにしたので、反射抑制を効果的に発揮させることができる。しかも、低反射の基本的構造を第1低反射層3及び第2低反射層4の2層で構成しており、製造

が容易である。

【0067】

実施の形態2。

図8は本発明の第2の実施の形態に係る表示パネルの構成を表すための一部の断面図である。図8において、図1と同じ符号を付しているものは第1の実施の形態で説明したものに相当するものであるので説明を省略する。図8は簡略化し、本実施の形態の説明に必要な部分について構成しているが、基本的には図1の構成と変わるものではない。11は黒色顔料を含む絶縁性の感光性樹脂が固化して形成される黒色層である（上述した平坦化絶縁膜52も兼ねることができる）。また、5Aは正孔注入輸送層、5Bは発光層であり、EL層5の一部をなす層である。なお、第2低反射層4として用いたITOを正孔注入輸送層5Aとして用いることもできる。 10

【0068】

本実施の形態は、黒色層11が外部からの光を吸収することによって反射される光を抑え、反射率を低減させるようにしたものである。ここで、本実施の形態ではスピンコーティングによって黒色層11を成層するので、駆動素子、配線等による段差の影響を低減できる。

【0069】

次に本実施の形態の表示パネルを製造する方法について説明する。基板1上にTF T 30及び電極2を形成するまでの工程については、第1の実施の形態で説明したことと同様であるので説明を省略する。所定の回転速度で基板を回転させ、その上に黒色顔料を分散させた絶縁性の感光性樹脂を落とし、更に所定の回転速度で所定の時間だけ基板を回転させて、スピンコーティングする。感光性樹脂として、例えば富士フイルムアーチ社製COLOR MOSAIC CK CK-A029（商品名）を用いた。この感光性樹脂は厚さが1 μ mにおいて、OD値3（ $-10\log$ （反射率又は透過率）で表される値）の材料である。この層厚を約1 μ mとするように、回転数、時間、樹脂量を調整する（例えば、滴下後の回転数を1000rpm、時間を30秒とし、4インチ基板で樹脂滴下量を2mlとする）。その後、110℃、120sのプリベークを行う。そして、電極2（正孔注入層5A）のパターンで露光した後（例えば400mJ/cm²の紫外線を照射する）、富士フイルムアーチ社製現像液CD（商品名）の20%溶液（26℃）に45秒漬けて現像し、水洗、乾燥（220℃、60分）を行う。図9は基板1の上にパターンニングした黒色層11を100倍に拡大したものである。ここでは溝で構成しているが、最も効果を発揮するためには、各画素の位置に合わせて貫通穴が形成されるようにパターンニングすればよい。このようなパターンニングを行うことにより、正孔注入輸送層5Aと電極2との接点を確保する。 20 30

【0070】

そして、高分子有機化合物を用いてEL層5を形成する場合には、第1の実施の形態と同様にバンク7を形成した後、正孔注入輸送層5Aとなる高分子有機化合物を含む溶液を液滴吐出方式により吐出し、固化させて正孔注入輸送層5Aを形成する。更に、発光層5Bとなる高分子有機化合物を含む溶液を液滴吐出方式により吐出し、固化させて、EL層5を形成する。 40

【0071】

図10は黒色層11の反射率と光入射角との関係を表す図である。EL層5を形成した後の、導電膜6及び封止膜8の形成方法は、第1の実施の形態と同様である。このような方法で形成した表示パネルの黒色層11では、図10に示すように可視光領域の反射率に殆ど波長依存性が見られない。

【0072】

以上のように第2の実施の形態によれば、黒色層11が外部からの光を吸収することによって反射される光を少なくし、反射率を低減したものである。また、スピンコーティングによって黒色層11を成層するので、駆動素子、配線等による段差の影響を低減できEL層5の膜厚の均一性を向上することが可能で、発光の面内均一性を向上することができ 50

る。

【0073】

実施の形態3.

図11は本発明の第3の実施の形態に係る表示パネルの構成を表すための一部の断面図である。図11において、図8と同じ符号を付しているものは第1及び第2の実施の形態で説明したものに相当するものであるので説明を省略する。11Aは導電性を有する炭素の同素体により成層された黒色層である。

【0074】

本実施の形態は、第2の実施の形態と同様に黒色層11Aにより外部からの光を吸収することにより反射光を減衰させ、反射率を低減させるようにしたものである。その際、本実施の形態においては、炭素の同素体を材料として用い、黒色層11Aを形成する。導電性のある炭素を黒色層11Aとすることにより、電極2と正孔注入輸送層5Aとの間を直接に電氣的接続する必要がある。 10

【0075】

次に本実施の形態の表示パネルを製造する方法について説明する。基板1上にTF T30及び電極2を形成するまでの工程については、第1の実施の形態で説明したことと同様であるので説明を省略する。次に炭素を用いて黒色層11Aを成層する。ここで、黒色層11Aは、DLC (Diamond Like Carbon : ダイヤモンドライクカーボン) を用いるものとする。DLCとは、イオンを利用した気相合成法により合成されるダイヤモンドに類似した高硬度、赤外線透過性等を有するカーボン薄層の総称である。DLCの場合は、例えばスパッタ、CVD等により成層する。これにより、第2の実施の形態のようなスピンコーティングを行う場合に比べて、より薄い層を形成することができ、発光素子への影響を低減することができる。 20

【0076】

図12は黒色層11Aの反射率と光入射角との関係を表す図である。その後のバンク7の形成並びにEL層5、導電膜6及び封止膜8の成層については、第1及び第2の実施の形態で説明したことと同様の動作を行うので説明を省略する。ただし、最初にバンク7を形成しておいてから黒色層11Aを成層するようにしてもよい。

【0077】

なお、上記では黒色層11AをDLCで成層したが、その他、例えばアモルファスカーボン、グラファイト等の炭素の同素体により成層することができる。グラファイトの場合は真空蒸着又はスパッタ法を用いて成層する。スパッタ法を用いる場合、炭素原子をスパッタできればどのような同素体によるものをターゲットとしてもよい。 30

【0078】

以上のように第3の実施の形態によれば、導電体である炭素の同素体による黒色層11Aをスパッタ法、真空蒸着法等の方法により成層するようにしたので、より薄い層とすることが出来、発光素子の特性への影響を低減することができる。

【0079】

実施の形態4.

第2、第3の実施の形態では、反射を抑えるために黒色層11又は11Aにより入射した外部からの光を吸収する。この吸収した光は熱に変換される。そのため、表示パネルの温度が上昇し、この熱によりEL層5を構成する有機化合物の発光寿命が影響を受ける。これを防ぐために、ペルチェ効果 (Peltier effect) を有する素子 (以下、ペルチェ素子という) を形成する。ペルチェ効果とは電流による吸熱・発熱現象である。P型、N型といった異なった半導体を結合したものに直流電流を流すと、接合部分において吸熱、発熱現象が発生することを利用し、装置の冷却を行うようにした素子がペルチェ素子である。駆動電流の制御だけで精度の高い温度コントロールを行うことができる。 40

【0080】

図13はペルチェ素子を設けた表示パネルを表す図である。金属電極100、N型半導体層103、P型半導体層104及び放熱電極105でペルチェ素子を構成する。次に、ペ 50

ルチェ素子の製造方法について説明する。まず、基板 1 に例えばシリコン酸化膜を保護膜（図示せず）として成膜する。そして、その上に、例えば金属電極 100 となる金属をスパッタ法により例えば 200 nm 成膜する。金属電極 100 となる材料には、例えばクロム（Cr）を用いる。その後、フォトリソグラフィ法によりパターンニングを行い、所望の形状の金属電極 100 を形成する。

【0081】

さらに、金属電極 100 上の所望の個所に絶縁膜 101 となるシリコン酸化膜を CVD 法等を用いて成膜する。ついで、第 1 の実施形態と同様な方法で駆動素子を形成する。発光素子は、発光層 5 への影響等からペルチェ素子を製造してから製造する方がよい。

10

【0082】

次にフォトリソグラフィ法により、絶縁膜 101 をパターンニングした後に所望の部分のエッチングし、N 型半導体層 103 及び P 型半導体層 104 を成層する。ここで、N 型半導体層 103 には例えば Se（セレン）をドーブ（添加）した BiTe（ビスマス・テルル）を材料として用いる。また、P 型半導体層 104 には例えば Sb（アンチモン）をドーブした BiTe を材料として用いる。そして、これらの材料を例えばスパッタ法により各々 500 nm 堆積する。その後、放熱電極 105 となる例えばアルミニウム（Al）を 500 nm の厚さで堆積させ、フォトリソグラフィ法によりパターンニングをした後、所望の部分を残してエッチングする。その後、150℃（BiTe の焼成温度）を 1 時間保ち、N 型半導体層 103、P 型半導体層 104 及び放熱電極 105 を形成し、ペルチェ素子を製造する。N 型半導体層 103 及び P 型半導体層 104 は、駆動素子の能動領域となる半導体層に夫々、N 型の不純物、P 型の不純物を高濃度にドーブすることにより作成しても良い。また、放熱電極 105 は、駆動素子の配線層と同じ層を用いて作製しても良い。

20

【0083】

以上のように第 4 の実施の形態によれば、黒色層 11 又は 11A により吸収された光が変換した熱をペルチェ素子を用いて外部に逃がすようにしたので、温度による影響を受けやすい有機 EL 素子の発光寿命を長くすることができる。また、TFT30 とともにペルチェ素子を形成するようにしたので、回路（素子）の配置効率を良くすることができる。

【0084】

実施の形態 5.

上述の第 2 及び第 3 の実施の形態では、特に説明しなかったが、黒色層 11、11A の上に、さらに第 1 の実施の形態で説明したような第 2 低反射層 4 を成層した上で、EL 層 5 を成層するようにしてもよい。

30

【0085】

実施の形態 6.

図 14 は本発明の第 6 の実施の形態に係る封止方法を表す図である。本実施の形態では、第 1 の実施の形態の封止膜 8 の代わりに用いる封止方法について説明する。図 14 (a) は、封止をするために、例えばガラス基板等の凹部を有する透明基板 8A を用い、表示部分周辺（場合によっては、表示制御回路も含む）の枠部分を接着剤等で接着し、缶封止をする。その際は水分等が入らないように真空中で作業を行うようにする。また、接着剤等を介して入ってくる水分を吸収するための乾燥剤を封入するようにしてもよい。ここで、第 2 低反射層 4 を成層する際に、枠部分にも ITO の層を成層しておくことにより、その粗面効果により接着剤ののびをよくし、密着性を上げることができる。これにより、水分、酸素の侵入を、より確実に防止できる。また、図 14 (b) はその透明基板 8A と導電膜 6 との空間を接着剤 12 で満たした上で、全体を接着するようにしたものである。接着剤 12 により、水分により有機 EL 素子が侵されることを防ぐことができる。

40

【0086】

以上のように第 6 の実施の形態によれば、封止膜 8 の代わりに凹部を有する透明基板 8A を接着して封止するようにしたり、透明基板 8A の凹部を接着剤で満たして接着するようにしたので、水分が入り込むのを防ぎ、EL 層 5 の発光寿命を長くすることができる。

50

【0087】

実施の形態 7.

上述の実施の形態では、アクティブマトリクス方式の表示パネルとして説明したが、本発明はこれに限定するものではなく、パッシブマトリクス方式の表示パネルにも適用することができる。

【0088】

実施の形態 8.

上述の実施の形態は、全て有機EL素子を用いた表示パネルについて説明したが、本発明はこれに限定されるものではなく、例えば、無機EL素子を用いた表示パネル、LCD、PDPのように、他の同様な平面の表示パネルを用いた表示パネルでも実現することができる。また、上述の実施の形態は、発光層5Bの発光光を基板1の発光素子を形成した面側から取り出す、いわゆるトップエミッション構造の表示パネルについて説明したが、本発明はこれに限定されるものではなく、発光層5Bの発光光を基板1の発光素子を形成した面と反対側の面から取り出す、いわゆるボトムエミッション構造の表示パネルについても適用することができる。さらに、光を取り出す面がガラスで覆われている場合、ガラスの反射率が4%あることを考え、塗布剤を用いて多層薄膜の反射防止膜の成膜、反射防止フィルムを貼り付け等のAR (Anti Reflection) 処理を施すようにしてもよい。

【0089】

実施の形態 9.

図15は本発明の第9の実施の形態に係る電子機器を表す図である。図15(a)はPDA (Personal Digital Assistant)、図15(b)は携帯電話、図15(c)はデジタルカメラを表す。また、本実施の形態では図示していないが、コンピュータ、ゲーム機等、表示機能を有し、表示パネルを用いる電子機器に本発明の表示パネルを利用することができる。屋外で使用する機器において特に効果を発揮する。

【図面の簡単な説明】

【図1】 第1の実施の形態に係る表示パネルの一部の断面図。

【図2】 表示パネルを構成する1つの画素を示す平面図。

【図3】 第1低反射層3であるチタンの厚さ、スパッタ時の圧力と反射率との関係を表す図。

【図4】 第1低反射層3であるTiの膜厚、スパッタ時の圧力と最大反射率との関係を表す図。

【図5】 第2低反射層4の層厚と反射率との関係を表す図。

【図6】 第1低反射層3及び第2低反射層4を成層した場合の波長毎の反射率及び光入出射角との関係を表す図。

【図7】 第1低反射層3をTi、第2低反射層4をICoで成層した場合の波長毎の反射率及び光入出射角との関係を表す図。

【図8】 第2の実施の形態に係る表示パネルの一部の断面図。

【図9】 黒色層11をパターンニングした図。

【図10】 黒色層11の反射率と光入出射角との関係を表す図。

【図11】 第3の実施の形態に係る表示パネルの一部の断面図。

【図12】 黒色層11Aの反射率と光入出射角との関係を表す図。

【図13】 ペルチェ素子を設けた表示パネルを表す図。

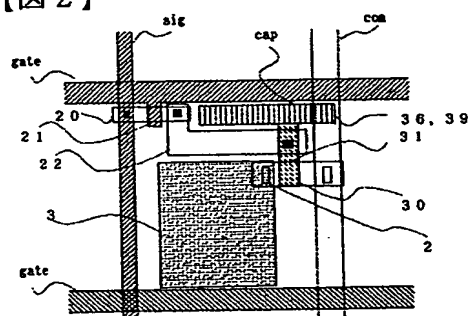
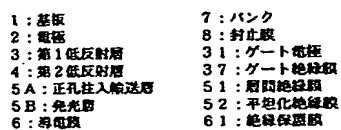
【図14】 本発明の第6の実施の形態に係る封止方法を表す図。

【図15】 本発明の第9の実施の形態に係る電子機器を表す図。

【符号の説明】

1 基板、2 電極、3 第1低反射層、4 第2低反射層、5 EL層、5A 正孔注入輸送層、5B 発光層、6 導電膜、7 バンク、8 封止膜、8A 透明基板、11、11A 黒色層、12 接着剤、20 第1のTFT、21 ゲート電極、22 ドレイン電極、30 第2のTFT、31 ゲート電極、36 ゲート電極31の延設部分、37 ゲート絶縁膜、39 共通電極comの絶縁部分、51 層間絶縁膜、52 平坦

【圖 1】

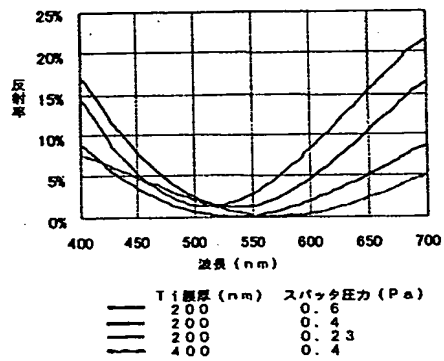


- ```

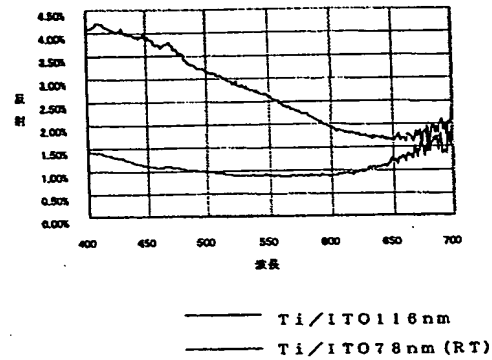
2: 電極
3: 第1低反射層
20: 第1のTFT
21: ゲート電極
22: フレイン電極
30: 第2のTFT
31: ゲート電極
36: ゲート電極31の延設部分
39: 共通電極comの延設部分

```

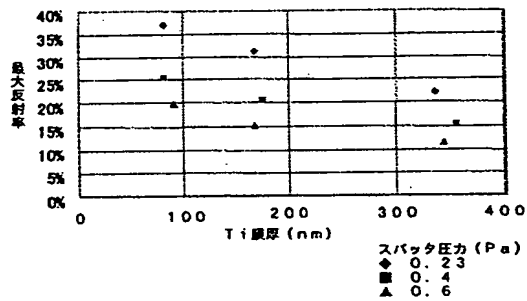
【図3】



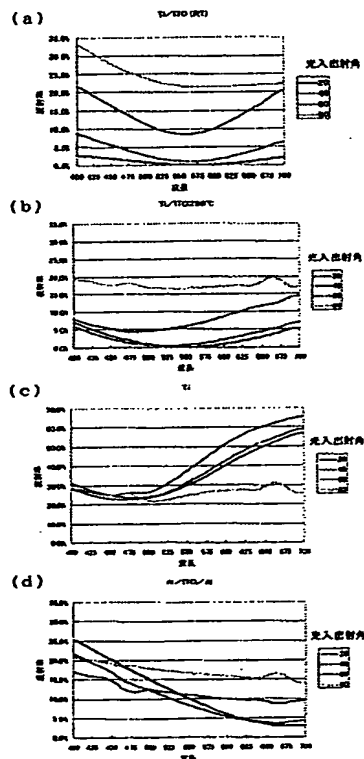
【図5】



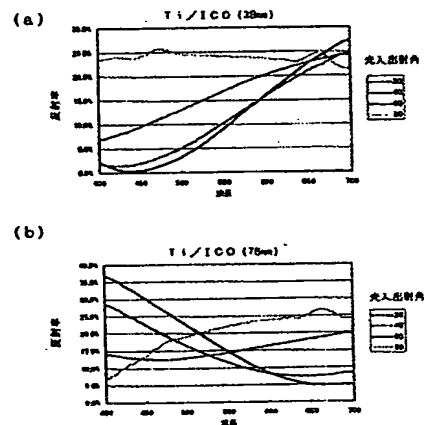
【図4】



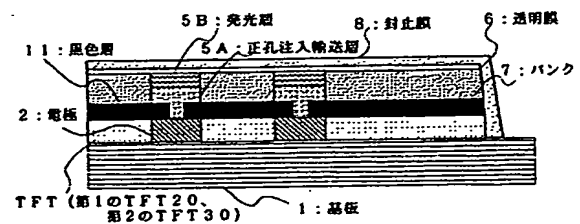
【図6】



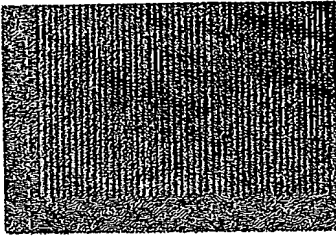
【図7】



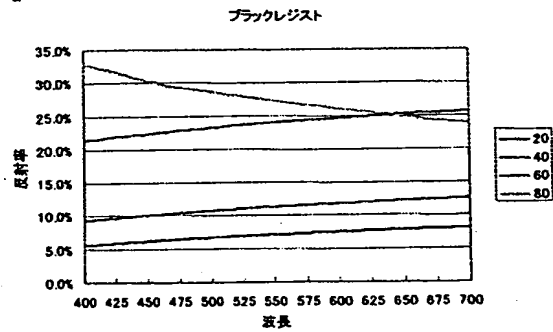
【図8】



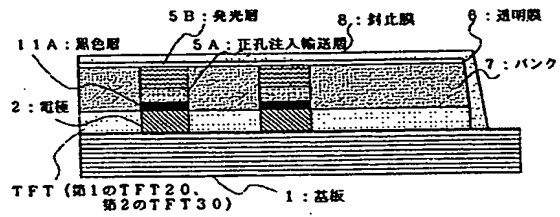
【図9】



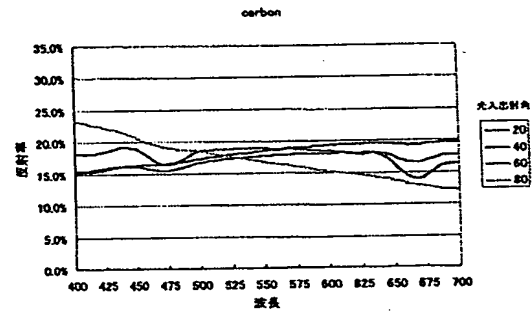
【図10】



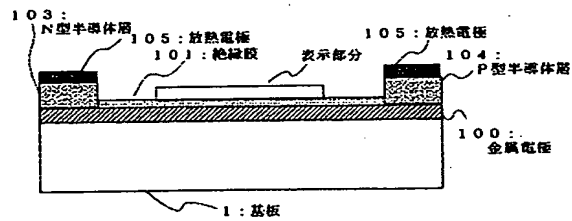
【図11】



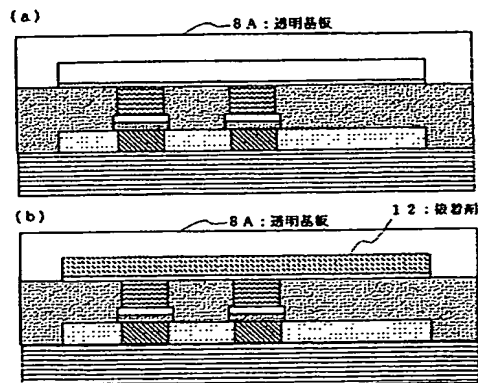
【図12】



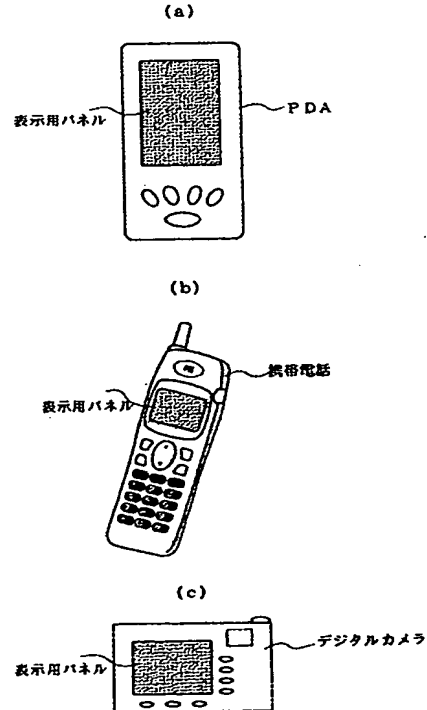
【図13】



【図14】



【図15】





## フロントページの続き

(51)Int.Cl.<sup>7</sup>

F I

テーマコード (参考)

H 0 5 B 33/24

H 0 5 B 33/10

H 0 5 B 33/26

H 0 5 B 33/14

A

H 0 5 B 33/22

Z

H 0 5 B 33/24

H 0 5 B 33/26

Z

(72)発明者 野島 重男

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(72)発明者 野澤 陵一

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

Fターム(参考) 3K007 AB11 AB12 AB13 AB17 AB18 BA06 BB06 CB01 CC01 DB03

EA00 FA00

5C094 AA11 AA31 AA35 AA38 AA43 AA48 BA03 BA27 BA43 CA19

DA13 DB01 DB04 EA04 EA10 ED12 ED15 FA01 FA02 FA04

FA10 FB01 FB02 FB12 FB15 HA01 JA08

5G435 AA01 AA12 AA13 AA17 BB05 CC09 FF14 HH01 HH12 HH14

KK05 KK10 LL07 LL14 LL19